



CONSIDERACIONES:

EL SUPUESTO FORMA PARTE DE UNA SIMULACIÓN DISEÑADA ESPECÍFICAMENTE PARA EL CONTEXTO DE ESTA PRUEBA Y EL ÁMBITO EDUCATIVO.

CUESTIONES PREVIAS AL SUPUESTO:

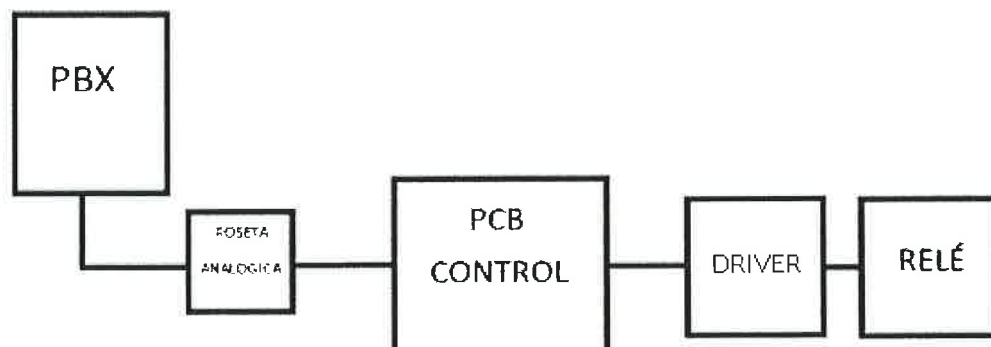
1. **REALIZA UN INVENTARIO DE COMPONENTES (SÓLO LOS QUE ESTÁN EN LA BOLSITA ZIP), TAL Y COMO LO HARÍAS PARA ADQUIRIR ESE MISMO MATERIAL, EN UN ALMACÉN ELÉCTRICO-ELECTRÓNICO. JUNTO AL NOMBRE DE CADA COMPONENTE DIBUJA SU SÍMBOLO NORMALIZADO, SI PROCEDE (0,8 PUNTOS).**

EJERCICIO 1: Se ha diseñado un sistema, a través de una placa de control (PCB), que permite excitar la bobina de un relé, para conexiones a elementos de potencia (receptores de 230 V, motores, luminarias, puertas automáticas,...), mediante la marcación del número de teléfono de una extensión analógica de una centralita PBX tradicional. Esta activación dura 50 segundos, que es el tiempo máximo de la señal de llamada.

El procedimiento de funcionamiento es:

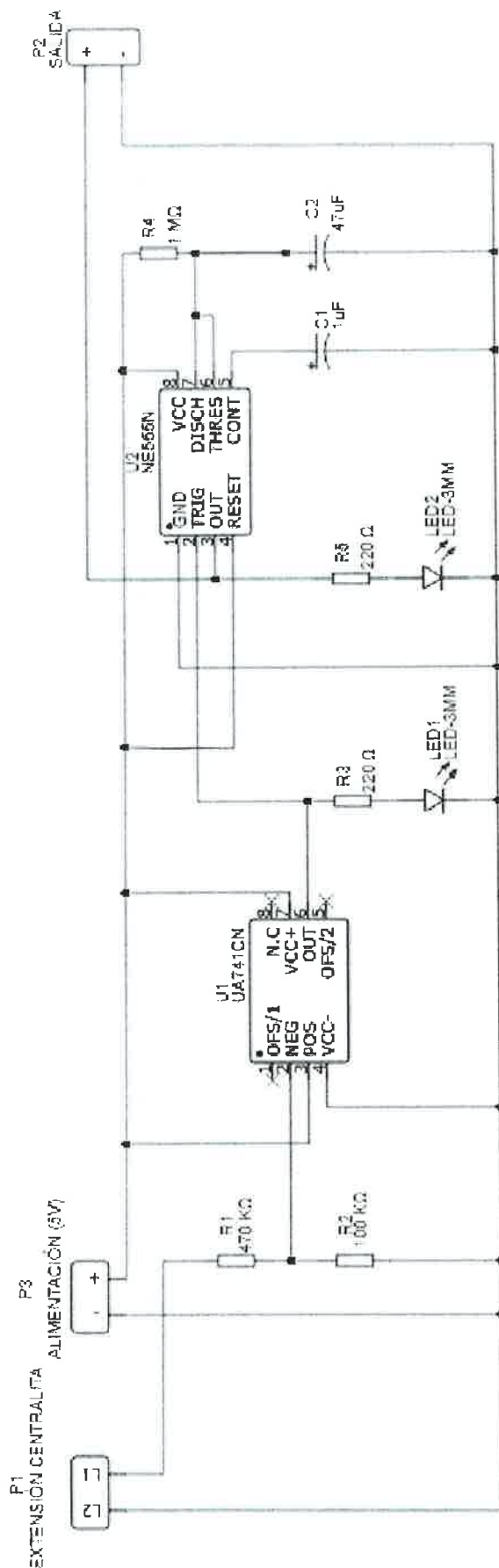
1. Descolgar el teléfono desde donde se quiere llamar para realizar la activación.
2. Marcar el número de la extensión donde está instalado el sistema.
3. Cuando se escucha el tono de llamada, una o dos veces, colgar el teléfono.
4. Desde que se envía la señal de llamada a la extensión donde se instala la placa de control, se activa la salida del temporizador de esta, que excita la bobina del relé (a través de un driver), basculando sus contactos, durante 50 segundos.
5. Transcurrido este tiempo, el sistema vuelve a reposo, y el relé conmuta de nuevo sus contactos.

Una vez diseñada la placa de mando, se ha enviado a control numérico para su fabricación, y adquirido los componentes en el almacén electrónico, para poder realizar el montaje e instalación del sistema, en una extensión analógica de una centralita PBX (extensión analógica para teléfono convencional).





ESQUEMA PCB DE CONTROL:

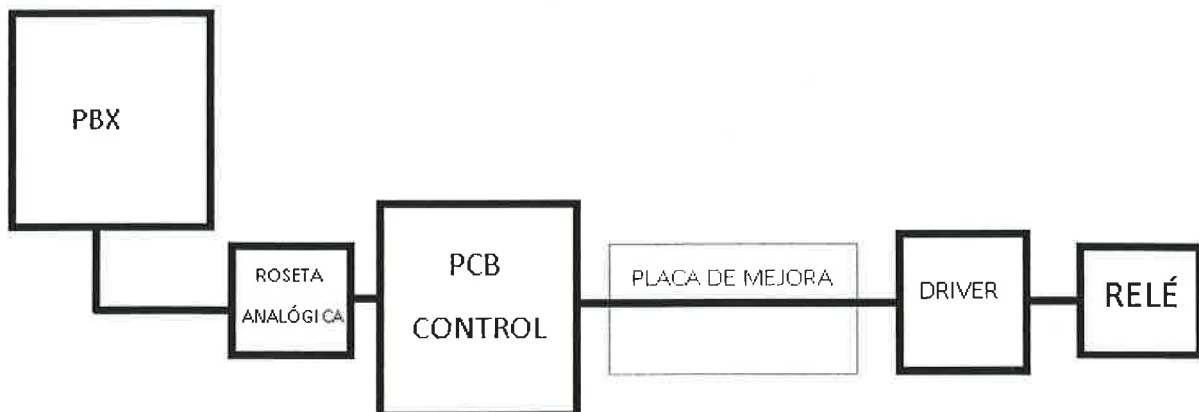




CUESTIONES Y MONTAJES PROPUESTOS:

2. **CABLE DE CONEXIÓN CENTRALITA PBX-PCB (0,8 PUNTOS).**
3. **EXPLICA, JUSTIFICADAMENTE, CON CRITERIOS TÉCNICOS, ESPECÍFICOS Y/O DE LAS SEÑALES QUE POR ELLOS VIAJAN, POR QUÉ HAS ELEGIDO ESE CONECTOR Y ESE CABLE (0,4 PUNTOS).**
4. **PCB MONTADA, CON TODOS SUS COMPONENTES SOLDADOS, Y CON EL CABLE DE CONEXIÓN A LA CENTRALITA INSTALADO EN ELLA (1,2 PUNTOS).**

EJERCICIO 2: Posteriormente, desde el equipo de diseño de la placa de control, se quiere hacer una mejora en su funcionamiento. Se trata de diseñar otra placa, conectada a la ya existente, que permita mejorar su funcionamiento de la siguiente forma: cuando se llama una vez, el relé conmuta sus contactos, quedándose así hasta la siguiente llamada, cuando volverá a conmutar.



CUESTIONES Y MONTAJES PROPUESTOS:

5. **ESQUEMA ELÉCTRICO, CON CIRCUITOS INTEGRADOS Y ALIMENTACIÓN, DE LA PLACA QUE SE CONECTARÍA A LA SALIDA DE LA ACTUAL, PARA LA MEJORA QUE SE PROPONE (SE ENTREGAN DATASHEET DE DIFERENTES INTEGRADOS, DE LOS CUALES HAY QUE USAR LOS CORRECTOS). SE DEBE INCLUIR TAMBIÉN EN ESTE ESQUEMA, EL DISEÑO DEL BLOQUE DRIVER O CONTROLADOR, INDICANDO JUNTO A ÉL, LA FUNCIÓN BÁSICA DE SUS COMPONENTES (1,2 PUNTOS).**

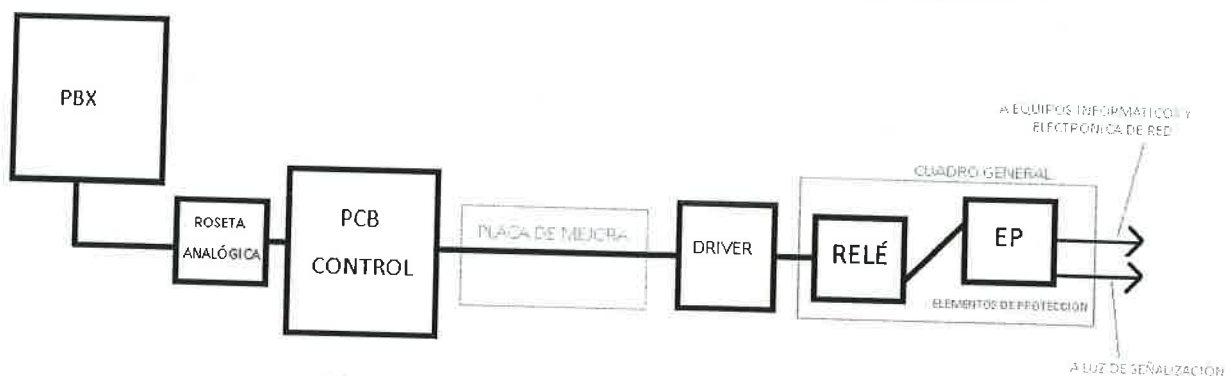
EJERCICIO 3: En una empresa, que tiene sus oficinas en una vivienda (reutilizada con ese fin), el trabajo interno se realiza en una de las habitaciones, convertida a sala de informática, donde se encuentran 4 ordenadores, y la electrónica de red. Nos piden instalar el sistema anterior, para controlar la alimentación a esos 4 equipos y la electrónica de red, desde cualquier extensión telefónica instalada en la oficina.

El funcionamiento del sistema sería, por ejemplo, al llegar por la mañana, se llama a la extensión y se deja la sala alimentada a 230V (ordenadores listos para que se pulse ON en cada uno y electrónica de red funcionando), y antes de salir a la noche, se volvería a llamar para que todo quede sin alimentación. Así, cuando la última persona abandone las oficinas (o en cualquier otro momento), puede asegurarse siempre, de que la sala de trabajo interno ha quedado apagada, no incurriendo en



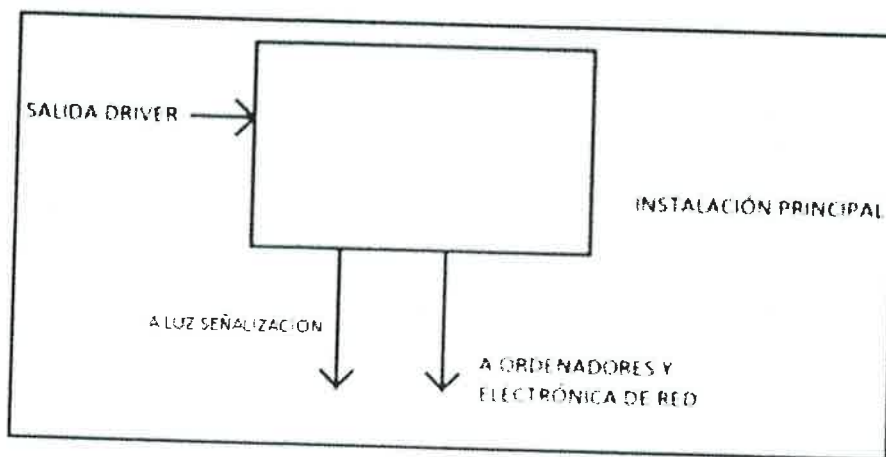
el gasto innecesario que ello conllevaría, y permitiendo que sí queden activos elementos importantes, frigoríficos, teléfonos fijos inalámbricos, equipos de fax,...

Tanto los equipos informáticos como la electrónica de red, están protegidos y controlados, por un cuadro de mando y protección independiente, y situado en la propia estancia, según legislación. En el receptor se instala una luz de señalización, que cuando los ordenadores y la electrónica de red estén activos, se iluminará. Este punto de señalización también depende del cuadro de mando y protección situado en la sala informática, con la protección adecuada, según legislación.



CUESTIONES Y MONTAJES PROPUESTOS:

6. **ESQUEMA ELÉCTRICO MULTIFILAR DE LA INSTALACIÓN, HASTA LAS LÍNEAS QUE VAN HACIA LOS EQUIPOS INFORMÁTICOS y ELECTRÓNICA DE RED (QUE TERMINARÁ EN REGLETAS DE CONEXIÓN FUERA DEL CUADRO), Y EL PUNTO DE SEÑALIZACIÓN (TAMBIÉN REGLETAS DE CONEXIÓN FUERA DEL CUADRO). DEBE CUMPLIRSE LA NORMATIVA ELÉCTRICA VIGENTE Y ESTAR CORRECTAMENTE DIMENSIONADOS E IDENTIFICADOS (CON SUS PARÁMETROS FUNDAMENTALES ESCRITOS EN EL ESQUEMA) LOS ELEMENTOS INSTALADOS. ESTE ESQUEMA, COMENZARÁ EN LA SALIDA DEL DRIVER O CONTROLADOR, Y FINALIZARÁ EN LAS SALIDAS HACIA LOS RECEPTORES ELÉCTRICOS INDICADOS ANTERIORMENTE (0,9 PUNTOS).**

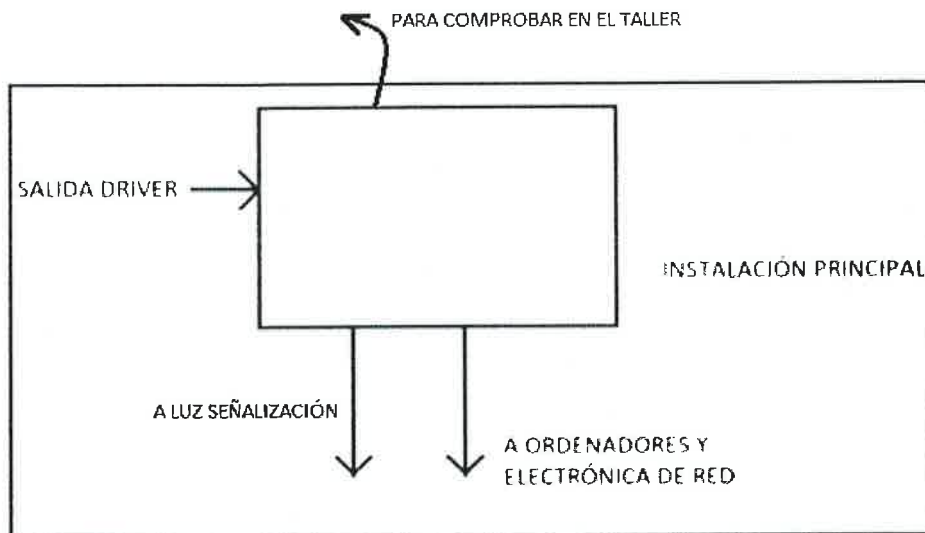


7. **MONTAJE DEL CIRCUITO ANTERIOR, DE ACUERDO A LA NORMATIVA ELÉCTRICA VIGENTE. SE HA DE ENTREGAR LA INSTALACIÓN, DESDE LA SALIDA DEL DRIVER (SEÑALIZADA CON REGLETAS DE CONEXIÓN), HASTA LAS SALIDAS HACIA LOS**



EQUIPOS INFORMÁTICOS Y ELECTRÓNICA DE RED, Y LUZ DE SEÑALIZACIÓN (SEÑALIZADAS CON REGLETAS DE CONEXIÓN).

COMO ESTAMOS EN UN CONTEXTO EDUCATIVO, VAMOS A PEDIR UN CONECTOR MACHO SCHUKO AÉREO, QUE PERMITIERA DAR SERVICIO Y DEJAR EL MONTAJE PREPARADO PARA COMPROBAR, TAL Y COMO SE HARÍA EN EL TALLER DE FORMACIÓN PROFESIONAL (1,6 PUNTOS).



EJERCICIO 5: La empresa, además de los trabajos anteriores, nos encarga la reconfiguración de la red local en sus oficinas (a través de la electrónica de red a la que se hacía referencia anteriormente), de acuerdo a las siguientes premisas:

- Se quiere configurar una red en la que entren sólo 6 equipos (4 equipos informáticos + SmartTV + router).
- Configuración por IP fija.
- Deshabilitado de red Wi-Fi.
- No se utilizará DHCP.

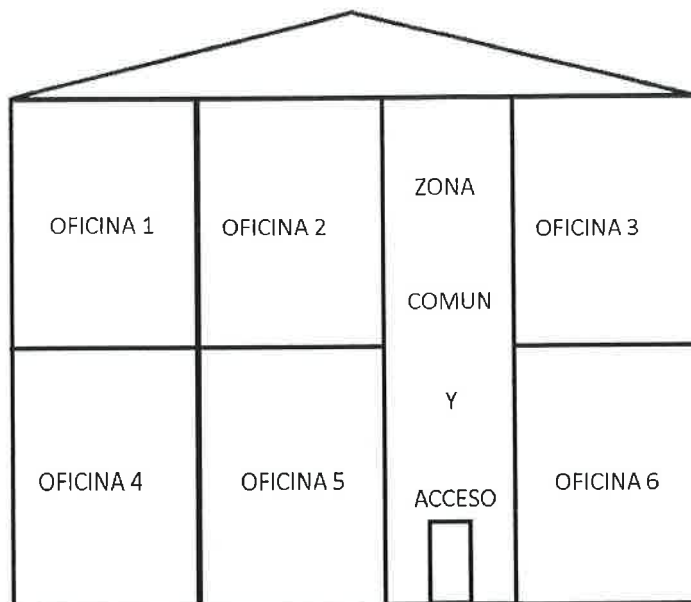
CUESTIONES Y MONTAJES PROPUESTOS

- REALIZA UNA CONFIGURACIÓN VÁLIDA CON EL RANGO 192.168.200.192 (DIRECCIÓN IP, MÁSCARA DE RED Y PUERTA DE ENLACE, DE TODOS LOS EQUIPOS EN LA RED) Y JUSTIFICA CONVENIENTEMENTE, CON LOS CÁLCULOS CORRESPONDIENTES. ANALIZA LAS DIRECCIONES IP DISPONIBLES, Y PARA QUE SE USA CADA UNA DE ELLAS (1,4 PUNTOS).**

EJERCICIO 6: Una vez conectada la SmartTV a red, la empresa quiere también conectarla a la señal RTV. Tiene sus oficinas en una antigua casa de dos plantas, que se ha destinado a 6 oficinas.

La propiedad de dicho inmueble, atendiendo a las peticiones de las empresas que ocupan esos locales, va a acometer la instalación de distribución de RTV para todas las oficinas (en su día no se hizo por no existir normativa ICT). Toda esta instalación se hará de acuerdo a la normativa ICT.

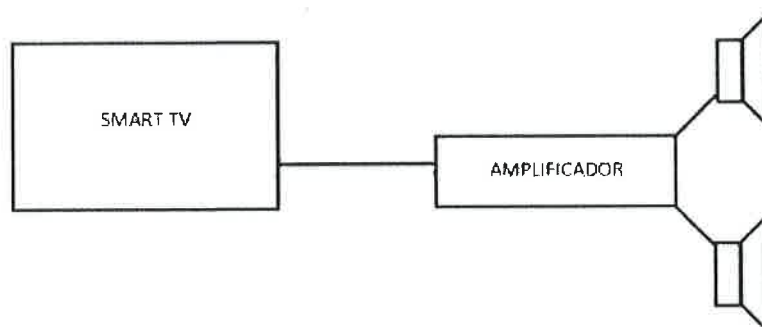
Oficina 1 y oficina 4: 40 m²; oficina 2 y oficina 5: 50 m²; oficina 3 y oficina 6: 60 m²



CUESTIONES Y MONTAJES PROPUESTOS:

9. **ESQUEMA COMPLETO DE LA ICT (SÓLO RTV), CON LOS ELEMENTOS QUE SE NECESITEN PARA ADECUAR LA INSTALACIÓN A DICHA NORMATIVA. DEBEN APARECER TODOS LOS ELEMENTOS ACTIVOS, Y PASIVOS GENÉRICOS (SIN ENTRAR EN CARACTERÍSTICAS ESPECÍFICAS, GANANCIAS, PÉRDIDAS,...), CORRECTAMENTE IDENTIFICADOS Y DESTINADOS A GARANTIZAR EL SERVICIO EN LOS RECEPTORES DE TV DE CADA OFICINA (0,9 PUNTOS).**

EJERCICIO 6: Se quiere conectar una salida de audio de la SmartTV, a un amplificador de megafonía, ya instalado.



CUESTIONES Y MONTAJES PROPUESTOS:

10. **REALIZA, SEGÚN LOS CONECTORES Y CABLES SUMINISTRADOS, UN CABLE QUE FUERA ADECUADO PARA LA CONEXIÓN DE LA SMART-TV CUYA HOJA DE CARACTERÍSTICAS SE ENTREGA, Y EL EQUIPO AMPLIFICADOR, CUYA HOJA DE CARACTERÍSTICAS TAMBIÉN SE ENTREGA (0,8 PUNTOS).**

MM74HC00 Quad 2-Input NAND Gate

General Description

The MM74HC00 NAND gates utilize advanced silicon-gate CMOS technology to achieve operating speeds similar to LS-TTL gates with the low power consumption of standard CMOS integrated circuits. All gates have buffered outputs. All devices have high noise immunity and the ability to drive 10 LS-TTL loads. The 74HC logic family is functionally as well as pin-out compatible with the standard 74LS logic family. All inputs are protected from damage due to

static discharge by internal diode clamps to V_{CC} and ground.

Features

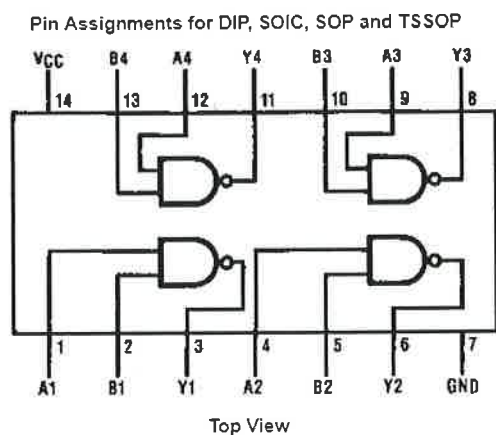
- Typical propagation delay: 8 ns
- Wide power supply range: 2–6V
- Low quiescent current: 20 μ A maximum (74HC Series)
- Low input current: 1 μ A maximum
- Fanout of 10 LS-TTL loads

Ordering Code:

| Order Number | Package Number | Package Description |
|--------------|----------------|--|
| MM74HC00M | M14A | 14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow |
| MM74HC00SJ | M14D | 14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide |
| MM74HC00MTC | MTC14 | 14-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide |
| MM74HC00N | N14A | 14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide |

Devices also available in Tape and Reel. Specify by appending the suffix letter 'X' to the ordering code.

Connection Diagram



Logic Diagram



DM7402 Quad 2-Input NOR Gates

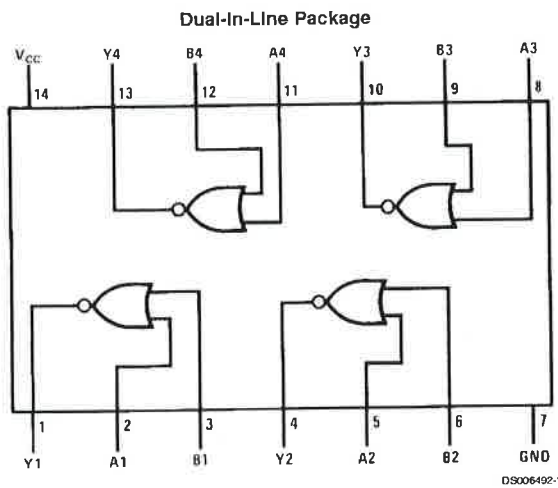
General Description

This device contains four independent gates each of which performs the logic NOR function.

Features

- Alternate Military/Aerospace device (5402) is available. Contact a Fairchild Semiconductor Sales Office/Distributor for specifications.

Connection Diagram



Order Number 5402DMQB, 5402FMQB, DM5402J, DM5402W or DM7402N
See Package Number J14A, N14A or W14B

Function Table

$$Y = \overline{A + B}$$

| Inputs | | Output |
|--------|---|--------|
| A | B | Y |
| L | L | H |
| L | H | L |
| H | L | L |
| H | H | L |

H = High Logic Level
L = Low Logic Level

DM74LS279 Quad \bar{S} -R Latch

General Description

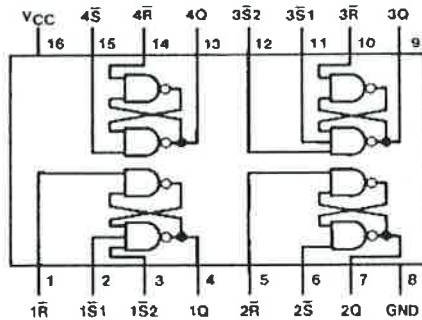
The DM74LS279 consists of four individual and independent Set-Reset Latches with active low inputs. Two of the four latches have an additional \bar{S} input ANDed with the primary \bar{S} input. A LOW on any \bar{S} input while the \bar{R} input is HIGH will be stored in the latch and appear on the corresponding Q output as a HIGH. A LOW on the \bar{R} input while the \bar{S} input is HIGH will clear the Q output to a LOW. Simultaneous transition of the \bar{R} and \bar{S} inputs from LOW-to-HIGH will cause the Q output to be indeterminate. Both inputs are voltage level triggered and are not affected by transition time of the input data.

Ordering Code:

| Order Number | Package Number | Package Description |
|--------------|----------------|---|
| DM74LS279M | M16A | 16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow |
| DM74LS279N | N16E | 16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide |

Devices also available in Tape and Reel. Specify by appending the suffix letter 'X' to the ordering code.

Connection Diagram



Function Table

| Inputs | | Output |
|--------------------|-----------|------------|
| \bar{S} (Note 1) | \bar{R} | Q |
| L | L | H (Note 2) |
| L | H | H |
| H | L | L |
| H | H | Q_0 |

H = HIGH Level

L = LOW Level

Q_0 = The Level of Q before the indicated input conditions were established

Note 1: For latches with double \bar{S} inputs

H = both \bar{S} inputs HIGH

L = one or both \bar{S} inputs LOW

Note 2: This output level is pseudo stable, that is, it may not persist when the \bar{S} and \bar{R} inputs return to their inactive (HIGH) level

HD74LS73A

Dual J-K Flip-Flops (with Clear)

REJ03D0414-0300

Rev.3.00

Jul.22.2005

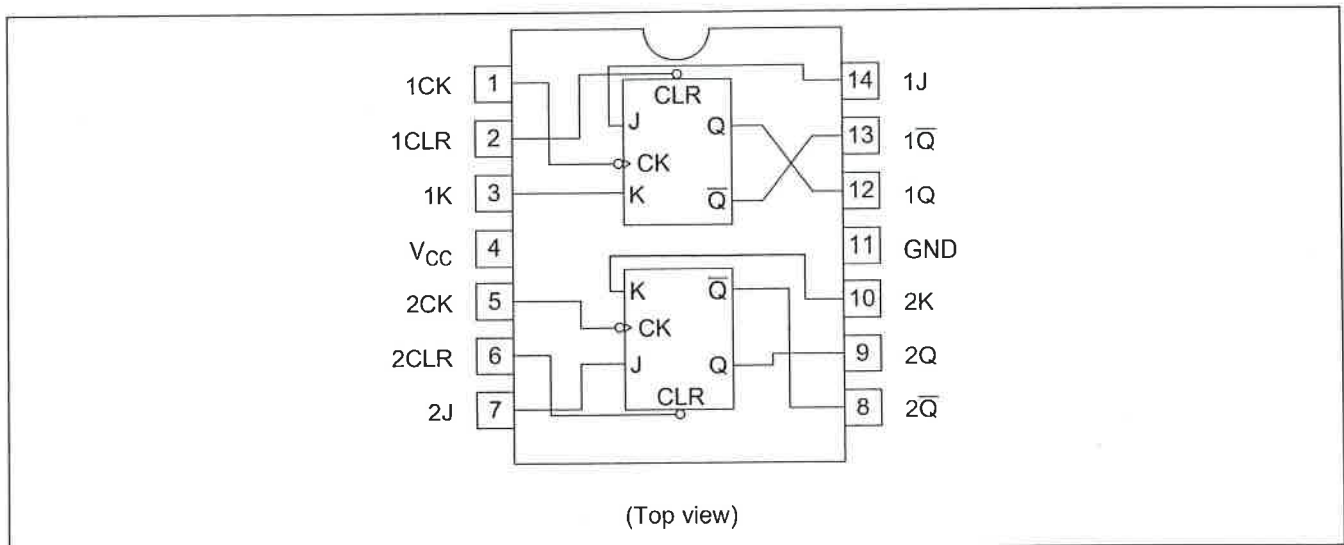
Features

- Ordering Information

| Part Name | Package Type | Package Code (Previous Code) | Package Abbreviation | Taping Abbreviation (Quantity) |
|---------------|--------------------|------------------------------|----------------------|--------------------------------|
| HD74LS73AP | DILP-14 pin | PRDP0014AB-B (DP-14AV) | P | — |
| HD74LS73ARPEL | SOP-14 pin (JEDEC) | PRSP0014DE-A (FP-14DNV) | RP | EL (2,500 pcs/reel) |

Note: Please consult the sales office for the above package availability.

Pin Arrangement



Function Table

| Inputs | | | | Outputs | |
|--------|-------|---|---|---------|-------------|
| Clear | Clock | J | K | Q | \bar{Q} |
| L | X | X | X | L | H |
| H | ↓ | L | L | Q_0 | \bar{Q}_0 |
| H | ↓ | H | L | H | L |
| H | ↓ | L | H | L | H |
| H | ↓ | H | H | Toggle | |
| H | H | X | X | Q_0 | \bar{Q}_0 |

H; high level, L; low level, X; irrelevant, ↓; transition from high to low level,

Q_0 ; level of Q before the indicated steady-state input conditions were established.

\bar{Q}_0 ; complement of Q_0 or level of Q before the indicated steady-state input conditions were established.

Toggle; each output changes to the complement of its previous level on each active transition indicated by ↓.

DM7486

Quad 2-Input Exclusive-OR Gate

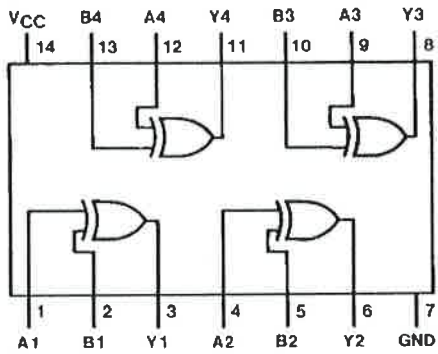
General Description

This device contains four independent gates each of which performs the logic exclusive-OR function.

Ordering Code:

| Order Number | Package Number | Package Description |
|--------------|----------------|---|
| DM7486N | N14A | 14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide |

Connection Diagram



Function Table

$$Y = A \oplus B$$

| Inputs | | Output |
|--------|---|--------|
| A | B | Y |
| L | L | L |
| L | H | H |
| H | L | H |
| H | H | L |

H = HIGH Logic Level
L = LOW Logic Level

December 1992

Features

- High Voltage Type (20V Rating)
- Set - Reset Capability
- Static Flip-Flop Operation - Retains State Indefinitely with Clock Level Either "High" or "Low"
- Medium Speed Operation - 16MHz (typ.) Clock Toggle Rate at 10V
- Standardized Symmetrical Output Characteristics
- 100% Tested For Quiescent Current at 20V
- Maximum Input Current of 1 μ A at 18V Over Full Package-Temperature Range;
 - 100nA at 18V and +25 $^{\circ}$ C
- Noise Margin (Over Full Package Temperature Range):
 - 1V at VDD = 5V
 - 2V at VDD = 10V
 - 2.5V at VDD = 15V
- 5V, 10V and 15V Parametric Ratings
- Meets All Requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications

- Registers, Counters, Control Circuits

Description

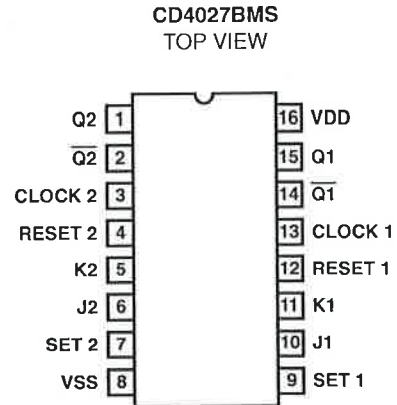
CD4027BMS is a single monolithic chip integrated circuit containing two identical complementary-symmetry J-K master-slave flip-flops. Each flip-flop has provisions for individual J, K, Set Reset, and Clock input signals. Buffered Q and \bar{Q} signals are provided as outputs. This input-output arrangement provides for compatible operation with the Intersil CD4013B dual D type flip-flop.

The CD4027BMS is useful in performing control, register, and toggle functions. Logic levels present at the J and K inputs along with internal self-steering control the state of each flip-flop; changes in the flip-flop state are synchronous with the positive-going transition of the clock pulse. Set and reset functions are independent of the clock and are initiated when a high level signal is present at either the Set or Reset input.

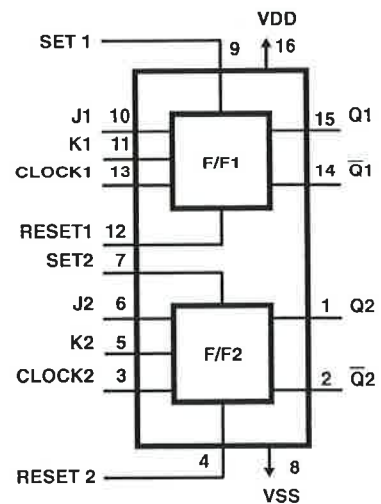
The CD4027BMS is supplied in these 16-lead outline packages:

Braze Seal DIP H4T
Frit Seal DIP H1E
Ceramic Flatpack H6W

Pinout



Functional Diagram



CD4027BMS

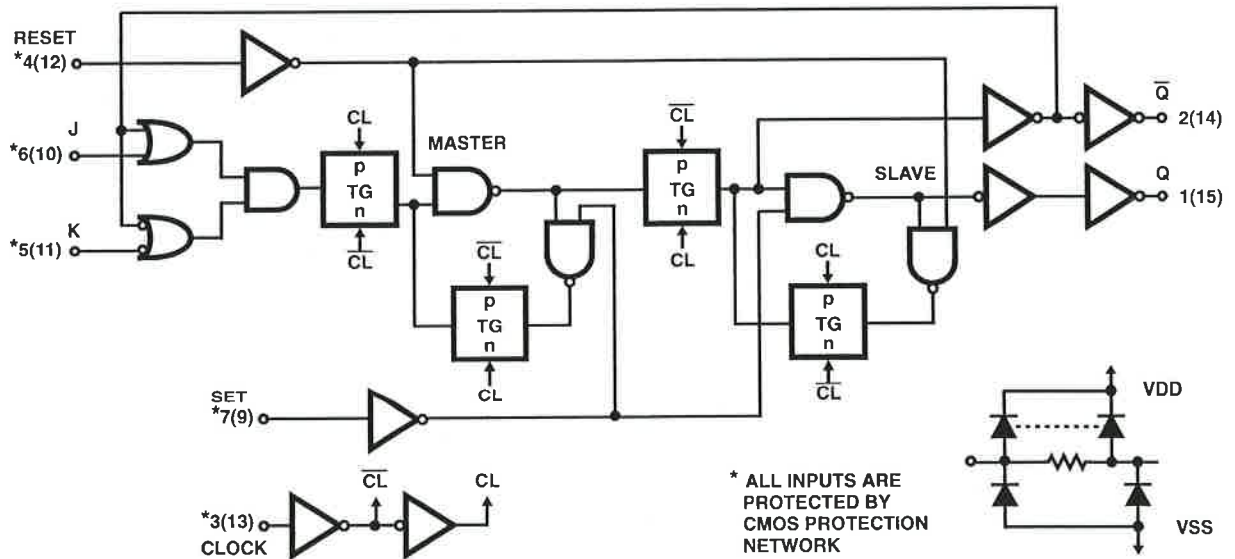
TABLE 8. BURN-IN AND IRRADIATION TEST CONNECTIONS

| FUNCTION | OPEN | GROUND | VDD | 9V ± 0.5V | OSCILLATOR | |
|----------------------------|--------------|--------------|-------------------|------------|------------|-------|
| | | | | | 50kHz | 25kHz |
| Static Burn-In 1 Note 1 | 1, 2, 14, 15 | 3 - 13 | 16 | | | |
| Static Burn-In 2 Note 1 | 1, 2, 14, 15 | 8 | 3 - 7, 9 - 13, 16 | | | |
| Dynamic Burn-In Note 2 | - | 4, 7 - 9, 12 | 5, 6, 10, 11, 16 | 12, 14, 15 | 3, 13 | |
| Irradiation Note 3 | 1, 2, 14, 15 | 8 | 3 - 7, 9 - 13, 16 | | | |

NOTE:

1. Each pin except VDD and GND will have a series resistor of 10K ± 5%, VDD = 18V ± 0.5V
2. Each pin except VDD and GND will have a series resistor of 4.75K ± 5%, VDD = 18V ± 0.5V
3. Each pin except VDD and GND will have a series resistor of 47K ± 5%; Group E, Subgroup 2, sample size is 4 dice/wafer, 0 failures, VDD = 10V ± 0.5V

Logic Diagram



LOGIC DIAGRAM AND TRUTH TABLE FOR CD4027BMS (ONE OF TWO IDENTICAL J-K FLIP-FLOPS)

TRUTH TABLE

| PRESENT STATE | | | | | CL* | NEXT STATE | |
|---------------|---|---|---|--------|-----|------------|-----------|
| INPUTS | | | | OUTPUT | | OUTPUTS | |
| J | K | S | R | Q | | Q | Q |
| 1 | X | 0 | 0 | 0 | ↗ | 1 | 0 |
| X | 0 | 0 | 0 | 1 | ↗ | 1 | 0 |
| 0 | X | 0 | 0 | 0 | ↘ | 0 | 1 |
| X | 1 | 0 | 0 | 1 | ↘ | 0 | 1 |
| X | X | 0 | 0 | X | ↔ | | No Change |
| X | X | 1 | 0 | X | X | 1 | 0 |
| X | X | 0 | 1 | X | X | 0 | 1 |
| X | X | 1 | 1 | X | X | 1 | 1 |

Logic 1 = High Level
Logic 0 = Low Level

* = Level change
X = Don't care

Specifications

System

Panel system: LCD (Liquid Crystal Display) Panel, LED Backlight

TV system: Depending on your country/area selection/TV model

Analogue: B/G, D/K, I

Digital: DVB-T/DVB-C/DVB-T2*1

Satellite*1: DVB-S/DVB-S2

Colour system: PAL/SECAM/NTSC3.58 (Video only)/NTSC4.43 (Video only)

Channel coverage: Depending on your country/area selection/TV model

Analogue: UHF/VHF/Cable

Digital: UHF/VHF/Cable

Satellite*1: IF Frequency 950-2,150 MHz

Sound output: 10 W + 10 W

Wireless technology

Protocol IEEE 802.11a/b/g/n/ac

Bluetooth® Version 4.2

Frequency band(s)

| Frequency range | Output power |
|-----------------------------|--------------|
| Wireless LAN (TV) | |
| 2400-2483.5 MHz | < 20.0 dBm |
| 5150-5250 MHz | < 23.0 dBm |
| 5250-5350 MHz | < 20.0 dBm |
| 5470-5725 MHz | < 20.0 dBm |
| 5725-5850 MHz | < 13.9 dBm |
| Bluetooth® (TV) | |
| 2400-2483.5 MHz | < 10.0 dBm |
| Bluetooth® (Remote control) | |
| 2400-2483.5 MHz | < 10.0 dBm |

Input/Output jacks

Antenna (aerial)/cable

75 ohm external terminal for VHF/UHF

Satellite antenna*1

Female F Type Connector, 75 ohm.

DiSeqC 1.0, LNB 13 V/18 V & 22 kHz tone, Single Cable Distribution EN50494.

AV IN

Video/Audio input (mini jack)

HDMI IN 1/2/3/4 (support 4K resolution, HDCP 2.3-compatible)

Video:

4096 × 2160p (50, 60 Hz)*2*3, 4096 × 2160p (24 Hz)*2, 3840 × 2160p (50, 60 Hz)*3, 3840 × 2160p (24, 25, 30 Hz), 1080p (30, 50, 60, 100, 120 Hz), 1080/24p, 1080i (50, 60 Hz), 720p (30, 50, 60 Hz), 720/24p, 576p, 480p, PC Formats*4

Audio:

5.1 channel linear PCM: 32/44.1/48/88.2/96/176.4/192 kHz 16/20/24 bits, Dolby Audio, Dolby Atmos, DTS

ARC (Audio Return Channel) (HDMI IN 3 only)*5

Two channel linear PCM: 48 kHz 16 bits, Dolby Audio, Dolby Atmos, DTS

DIGITAL AUDIO OUT (OPTICAL)

Digital optical jack (Two channel linear PCM: 48 kHz 16 bits, Dolby Audio, DTS)

(Stereo mini jack)

Headphone

1, 2 (HDD REC)*6

USB device port (2 USB HDD device for REC feature)

USB port 1 supports High Speed USB (USB 2.0)

USB port 2 supports Super Speed USB (USB 3.1 Gen 1)

CAM

CAM (Conditional Access Module) slot

LAN

10BASE-T/100BASE-TX connector (Depending on the operating environment of the network, connection speed may differ. The communication rate and quality are not guaranteed.)

Power, Product Fiche and others

Power requirements

220 V – 240 V AC, 50 Hz

Energy Efficiency Class

KD-85XH90xx: A

KD-75XH92xx / 75XH90xx: A

KD-65XH92xx / 65XH90xx: A

KD-55XH92xx / 55XH90xx: A

Screen size (measured diagonally) (Approx.)

KD-85XH90xx: 214.8 cm / 85 inches

KD-75XH92xx / 75XH90xx: 189.3 cm / 75 inches

KD-65XH92xx / 65XH90xx: 163.9 cm /

65 inches

KD-55XH92xx / 55XH90xx: 138.8 cm /

55 inches

GB

CARACTERÍSTICAS

Amplificador de megafonía

Reproductor USB/MP3/FM.

Entrada de micrófono con control de mezcla, ganancia y nivel de prioridad.

Controles de tono.

Salidas de 100 V y 4 Ω .

POTENCIA

60 W RMS

RESPUESTA

20-20.000 Hz ± 3 dB

DISTORSIÓN

Armónica: < 1% a 1 kHz

ENTRADAS

1 micro balanceado/desbalanceado, euroblock/jack 6'3 mm, 600 Ω 6 mV RMS

1 micro balanceado, euroblock, 600 Ω 6 mV RMS

2 auxiliares, euroblock/2 x RCA

1 línea de 100 V, euroblock

FUNCIONES

Ventilación forzada con velocidad variable con la temperatura

Indicadores luminosos de encendido, protección, pico de señal y señal de salida

Prioridad de entrada de 100 V

Mute por cierre de contactos, euroblock

CONTROLES

Volumen de micrófono

Volumen de entrada seleccionada

Selector de entrada

Controles de reproductor USB/MP3/FM

Tono: graves y agudos

Ganancia y prioridad de micrófonos

REPRODUCTOR

Reproductor USB/MP3 con modo de reproducción música ambiente. Al encender, automáticamente comienza la reproducción en orden sucesivo

Sintonizador digital FM con presintonías y búsqueda automática

Memoria de último modo seleccionado (USB/MP3 o FM), última canción reproducida

o última emisora sintonizada y último modo de reproducción seleccionado.